

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-147426

(43)Date of publication of application : 06.06.1995

(51)Int.Cl.

H01L 31/108

G11C 11/42

H01L 27/15

H01L 29/43

(21)Application number : 05-292318

(71)Applicant : NEC CORP

(22)Date of filing : 24.11.1993

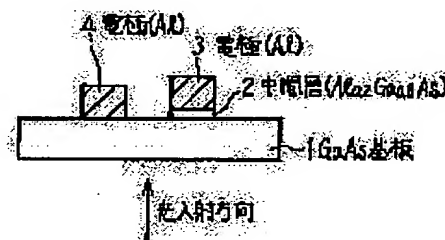
(72)Inventor : FUJIEDA SHINJI

(54) SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To provide a semiconductor device which has an element that has both light receiving function and storing function by providing an electrode by successively laminating a middle layer formed of a specific compound semiconductor thin film and a metal film on a semiconductor substrate.

CONSTITUTION: An electrode 3 which has a metal/semiconductor structure is formed on a semiconductor substrate 1 as a light receiving and storing element on a semiconductor substrate 1. Then, a compound semiconductor thin film whose stoichiometry ratio is not one, not containing excess element deposition, is inserted between the metal/semiconductor structured electrode 3 and the semiconductor substrate 1 as a middle layer 2. The material of the compound semiconductor to be the middle layer 2 can be the same or different from that of the semiconductor of the substrate 1, and it can be either single crystal or non-single crystal. Thus, a semiconductor device provided with metal/ semiconductor junction that has both light receiving function and storing function is provided.



LEGAL STATUS

[Date of request for examination] 29.03.1994

[Date of sending the examiner's decision of rejection] 08.04.1997

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

フロントページの続き

(5) Int. Cl.⁴
H01L 29/43

識別記号 F1

庁内整理番号

技術表示箇所

を0.5~10nmとする。成長後、表面結晶性向上のためAs₄を照射しながら450℃で5分間熱処理する。これにより、濃度約10¹⁸cm⁻³の、伝導層0.7~0.9eVのAs₄アナンチサイト欠陥単位を持つ中間層2が形成される。この上に室温でAl膜をMBE成長させた後、このAl膜を通常のリソグラフィにより整型し電極3、4とすればMSMダイオードが得られる。

[0010]尚、基板や中間層及び電極の材料から構成しても同じ配電機能を有するダイオードを形成することができる。図1を用いて適用例を説明する。

[0011]第1の適用例としては図1において、(1)00) GaAs基板1上にGaAs過剰GaAs薄膜の中間層をアライオン照射法で形成後、その上にTiNからなる電極を積層する。室温でGaAs基板1の表面にArイオンを加速電圧50~100Vで1×10¹⁸cm⁻³照射し、基板を450℃で5分間熱処理する。これにより、濃度10¹⁸~10¹⁹cm⁻³の価電子帯土0.4~0.6eVのGaアナンチサイト欠陥単位を持つ、厚さ1~3nmの中間層が形成される。この上に室温でTiNをスパッタ蒸着させる。TiNをリソグラフィにより整型し電極とすればMSMダイオードが得られる。

[0012]第2の適用例としては図1において、(1)00) InP基板上にGaAs過剰GaAs薄膜の中間層、その上にAlからなる電極を積層する。Ga過剰GaAs中間層は、As₄/Gaビーム比を0.5、基板温度を200℃、成長速度を0.8μm/時とするMBE(分子線エビタキシ)法で成長させ、厚さを0.5~5nmとする。成長後、表面結晶性向上のためAs₄を照射せずに450℃で5分間熱処理する。これにより、濃度約10¹⁸cm⁻³の、価電子帯土0.4~0.6eVのGaアナンチサイト欠陥単位を持つGaAs中間層が形成される。この上に室温でAlをMBE成長させリソグラフィにより整型し電極とすればMSMダイオード

が得られる。

[0013]図2は本発明の第2の実施例の断面図である。図2において、GaAs基板1上に第1の実施例と同様のAs₄過剰Al_{0.1}Ga_{0.9}Asの中間層2を形成後、SiN_x膜5を厚さ0.5~3nmスパッタ蒸着させ絶縁性薄膜を形成したのち、Alを蒸着する。これを整形して、中間層2AとAl電極3Aが分離された第1の電極を作製したのち、SiN_x膜5を含まない第2のAl電極4Aを形成する。

[0014]このように第2の実施例では、絶縁性薄膜としてSiN_x膜5の導入により、電極3Aを順パルスし電流を光照射により誘起する書き込み過程での中間層2Aから電極3Aへのキャリア流入が阻まれるため、中間層2A内の単位にキャリアが捕獲される割合が増加する。また、書き込み後読み込みまでに生じるキャリア再放出過程のうち、電極3Aへのトンネル過程が阻まれる。したがって、本第2の実施例では第1の実施例にくらべ配電保持性が改善される。

[0015]

[発明の効果] 以上説明したように本発明によれば、変光と配電の機能を同時に持つ金属/半導体接合を有する半導体装置が得られ、OEICの高集積化が可能になるという効果がある。

[図面の簡単な説明]

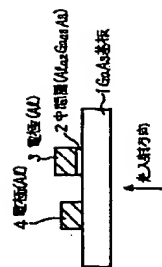
[図1] 本発明の第1の実施例の断面図。

[図2] 本発明の第2の実施例の断面図。

[符号の説明]

- 1 GaAs基板
- 2, 2A 中間層
- 3, 3A 電極
- 4, 4A 電極
- 5 SiN_x膜

[図1]



[図2]

